



日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月16日

出 願 番 号

Application Number:

特願2002-207167

[ST.10/C]:

[JP2002-207167]

出 願 人

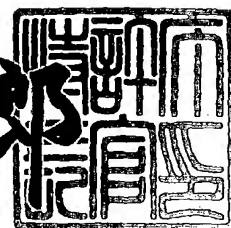
Applicant(s):

株式会社村田製作所

2003年 3月25日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3020872

【書類名】 特許願
【整理番号】 102056
【提出日】 平成14年 7月16日
【あて先】 特許庁長官殿
【国際特許分類】 H05K 1/11
H05K 3/40
H05K 3/46

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田
製作所内

【氏名】 酒井 範夫

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田
製作所内

【氏名】 西出 充良

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田
製作所内

【氏名】 水白 雅章

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田
製作所内

【氏名】 窪田 憲二

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田
製作所内

【氏名】 鈴木 信幸

【特許出願人】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代表者】 村田 泰隆

【代理人】

【識別番号】 100085143

【弁理士】

【氏名又は名称】 小柴 雅昭

【電話番号】 06-6779-1498

【手数料の表示】

【予納台帳番号】 040970

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層型セラミック電子部品およびその製造方法

【特許請求の範囲】

【請求項1】 適宜の実装基板上に実装される積層型セラミック電子部品であって、

積層された複数のセラミック層をもって構成される、部品本体と、

前記部品本体の内部に設けられる、内部回路要素と、

前記セラミック層の延びる方向に延びる前記部品本体の一方主面上に設けられ、前記実装基板に電氣的に接続されるように用いられる、外部端子電極とを備え、

前記外部端子電極は、導電性ペーストを焼き付けることによって得られたものであり、かつ、その周縁部の少なくとも一部において、前記部品本体の内部に埋まるように延びる埋設部を形成していることを特徴とする、積層型セラミック電子部品。

【請求項2】 前記埋設部は、前記外部端子電極の周縁部に1つの折り曲げ部分が与えられることによって形成される、請求項1に記載の積層型セラミック電子部品。

【請求項3】 前記埋設部は、前記外部端子電極の周縁部に2つの連なる折り曲げ部分が与えられることによって形成される、請求項1に記載の積層型セラミック電子部品。

【請求項4】 前記埋設部は、前記部品本体の内部に向かって30 μ m以上の長さで延びている、請求項1ないし3のいずれかに記載の積層型セラミック電子部品。

【請求項5】 前記外部端子電極は、前記内部回路要素と電氣的に接続されている、請求項1ないし4のいずれかに記載の積層型セラミック電子部品。

【請求項6】 前記外部端子電極の周縁部は、その平面形状において、円弧状に延びる部分を有している、請求項1ないし5のいずれかに記載の積層型セラミック電子部品。

【請求項7】 適宜の実装基板上に実装される積層型セラミック電子部品の

製造方法であって、

積層された複数のセラミックグリーンシートをもって構成され、かつ内部に内部回路要素が設けられた、生の積層体本体を作製する工程と、

前記セラミックグリーンシートの延びる方向に延びる前記生の積層体本体の一方主面上に、前記実装基板に電氣的に接続されるための外部端子電極を形成する工程と

を備え、

前記生の積層体本体を作製する工程は、前記生の積層体本体の一方主面側であって前記外部端子電極を形成すべき領域が凸部となるように、前記生の積層体本体を成形する工程を備え、

前記外部端子電極を形成する工程は、

キャリアフィルムによって裏打ちされ、かつ前記凸部に対応する領域において前記キャリアフィルムを部分的に露出させる穴が設けられた外層用セラミックグリーンシートを用意する工程と、

前記穴内に露出する前記キャリアフィルム上から前記外層用セラミックグリーンシートの前記穴を規定する周縁部にまで延びるように、前記外部端子電極となる導電性ペースト膜を形成する工程と、

前記穴と前記凸部とが位置合わせされた状態で、前記キャリアフィルムによって裏打ちされた前記外層用セラミックグリーンシートと前記生の積層体本体とを積み重ねることによって、生の部品本体を得る工程と、

前記キャリアフィルムを前記外層用セラミックグリーンシートから剥離する工程と、

前記生の部品本体を積層方向にプレスする工程とを備え、さらに、

前記生の部品本体を焼成する工程を備えることを特徴とする、積層型セラミック電子部品の製造方法。

【請求項 8】 前記外層用セラミックグリーンシートを用意する工程は、前記キャリアフィルムによって裏打ちされた外層用セラミックグリーンシートを、前記凸部に対応する領域において前記キャリアフィルムから除去し、それによっ

て、前記穴を前記外層用セラミックグリーンシートに設ける工程を備える、請求項7に記載の積層型セラミック電子部品の製造方法。

【請求項9】 前記導電性ペースト膜は、前記外層用セラミックグリーンシートの前記穴を規定する周縁部において $30\mu\text{m}$ 以上の幅をもって延びるように形成される、請求項7または8に記載の積層型セラミック電子部品の製造方法。

【請求項10】 前記外層用セラミックグリーンシート上には、前記穴を規定する周縁部を除いて、前記導電性ペースト膜が形成されない、請求項7ないし9のいずれかに記載の積層型セラミック電子部品の製造方法。

【請求項11】 前記生の積層体本体を成形する工程は、前記凸部に対応する凹部を有する金型を用いて、前記生の積層体本体を積層方向にプレスする工程を備える、請求項7ないし10のいずれかに記載の積層型セラミック電子部品の製造方法。

【請求項12】 適宜の実装基板上に実装される積層型セラミック電子部品の製造方法であって、

積層された複数のセラミックグリーンシートをもって構成され、かつ内部に内部回路要素が設けられ、さらに前記セラミックグリーンシートの延びる方向に延びる一方主面上に、前記実装基板に電氣的に接続されるための外部端子電極となる導電性ペースト膜が形成された、生の積層体本体を作製する工程と、

前記生の積層体本体の一方主面側であって前記導電性ペースト膜が形成された領域に凸部が形成されかつ前記外部端子電極を形成すべきでない領域に凹部が形成されるとともに、前記凸部と前記凹部との境界部分にも前記導電性ペースト膜が位置するように、前記生の積層体本体を成形する工程と、

前記凸部に対応する領域において穴が設けられた外層用セラミックグリーンシートを用意する工程と、

前記穴と前記凸部とが位置合わせされた状態で、前記外層用セラミックグリーンシートと前記生の積層体本体とを積み重ねることによって、生の部品本体を得る工程と、

前記生の部品本体を積層方向にプレスする工程と

前記生の部品本体を焼成する工程と

を備えることを特徴とする、積層型セラミック電子部品の製造方法。

【請求項 1 3】 前記導電性ペースト膜は、前記外部端子電極を形成すべき領域より $30\ \mu\text{m}$ 以上の幅で広い領域に形成される、請求項 1 2 に記載の積層型セラミック電子部品の製造方法。

【請求項 1 4】 前記生の積層体本体の一方主面上であって前記外部端子電極を形成すべきでない領域には、前記凸部と前記凹部との境界部分を除いて、前記導電性ペースト膜が形成されない、請求項 1 2 または 1 3 に記載の積層型セラミック電子部品の製造方法。

【請求項 1 5】 前記生の積層体本体を成形する工程は、前記凸部に対応する凹部および前記凹部に対応する凸部を有する金型を用いて、前記生の積層体本体を積層方向にプレスする工程を備える、請求項 1 2 ないし 1 4 のいずれかに記載の積層型セラミック電子部品の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、積層型セラミック電子部品およびその製造方法に関するもので、特に、たとえば多層セラミック基板のような積層型セラミック電子部品の外部端子電極の構造およびその形成方法に関するものである。

【0 0 0 2】

【従来の技術】

たとえば、チップアンテナ、ディレイライン、高周波複合スイッチモジュール、受信デバイス、ブルートゥース (Bluetooth) 用デバイスなどの電子部品は、積層型セラミック電子部品をもって構成されることが多い。このような積層型セラミック電子部品は、適宜の実装基板上に実装された状態で用いられ、そのため、実装基板と電氣的に接続される外部端子電極を備えている。

【0 0 0 3】

図 9 は、この発明にとって興味ある従来の積層型セラミック電子部品 1 の一部であって、外部端子電極 2 が形成された部分を断面図で示している。

【0 0 0 4】

図9には、全体的な構成が現れていないが、積層型セラミック電子部品1は、積層された複数のセラミック層3をもって構成される、部品本体4と、部品本体4の内部に設けられる、内部回路要素としての内部導体膜5およびビアホール導体6とを備えている。そして、前述した外部端子電極2は、セラミック層3の延びる方向に延びる部品本体4の一方主面7上に設けられ、図示しない実装基板に電氣的に接続されるように用いられる。

【0005】

外部端子電極2は、通常、導電性ペーストを焼き付けることによって形成されるものである。

【0006】

なお、このような外部端子電極2は、焼結後の部品本体4の主面7上に導電性ペーストを付与し、これを焼き付けることによって形成されることもあるが、外部端子電極2のための導電性ペーストを焼き付ける工程を、セラミックの焼成工程と同時に行なうのが工程の能率化および低コスト化にとって有利である。そのため、外部端子電極2を形成するための導電性ペーストは、セラミック層3を与えるセラミックグリーンシート上に付与されたり、焼成前の生の状態にある部品本体4の主面7上に付与されたりすることによって、焼結後の部品本体4を得るための焼成工程において、この導電性ペーストが同時に焼成されるようにすることが好ましい。

【0007】

また、上述のように、焼き付けによって形成された外部端子電極2上には、必要に応じて、ニッケルめっきおよび金めっきまたはニッケルめっきおよび錫めっきが施されることがある。

【0008】

【発明が解決しようとする課題】

このような積層型セラミック電子部品1が、特に数100MHzないし数GHzの高周波帯で使用されるとき、高周波信号の挿入損失を低減するため、内部導体膜5やビアホール導体6のような内部回路要素についても言えることではあるが、特に、外部端子電極2が低抵抗であり、緻密であり、表面の平滑性が良好で

あることに加えて、外部端子電極 2 のエッジ角度 θ が比較的大きいことが望まれる。

【0009】

上述した要望のうち、外部端子電極 2 が低抵抗であることについては、外部端子電極 2 を形成するために用いられる導電性ペーストの導電成分として銀や銅のような低抵抗材料を用いることによって、これを満たすことができる。なお、このような銀や銅は、その融点が比較的低いことから、前述したように、外部端子電極 2 の形成のための焼付けとセラミック層 3 を得るための焼成とが同時に行なわれる場合には、セラミック層 3 を構成するセラミック材料として、約 1000℃以下の温度で焼結し得る、いわゆる低温焼結セラミック材料が用いられる。

【0010】

また、上述した要望のうち、外部端子電極 2 が緻密であることおよび表面の平滑性が良好であることについては、外部端子電極 2 を形成するために用いられる導電性ペーストの組成や添加物あるいは導電性ペーストの焼き付け条件等を適正化することにより、これらの要望を比較的に満たすことができる。

【0011】

しかしながら、外部端子電極 2 のエッジ角度 θ を大きくすることについては、以下に説明するように、それほど容易に解決され得るものではない。

【0012】

外部端子電極 2 のエッジ角度 θ が小さくなるのは、次の原因による。

【0013】

まず、外部端子電極 2 を形成するための導電性ペーストがスクリーン印刷によって付与されるとき、スクリーン版における導電性ペーストの通過を許容するパターン部の周縁部に導電性ペーストが付着したまま残り、外部端子電極 2 を与える導電性ペースト膜がその周囲部分において厚みが薄くなる傾向があるためである。

【0014】

また、プレス工程によって導電性ペースト膜が厚み方向に潰されるためである。その結果、外部端子電極 2 のエッジ角度 θ は、通常、10～25度程度となる。

【0015】

なお、外部端子電極2において、エッジ角度 θ を規定する先細り部分の寸法Aは、外部端子電極2の厚みや面積または形状にもよるが、平均的には約 $30\mu\text{m}$ 程度である。

【0016】

前述したエッジ角度 θ を大きくするには、たとえば、(1)導電性ペースト膜を厚くすること、(2)プレスによって導電性ペースト膜が潰れないように、導電性ペースト内に硬化樹脂を添加し、乾燥後の導電性ペースト膜がより固くなるようにすること、(3)金属箔のエッチング、フォトリソグラフィ技術およびアディティブめっきによる金属箔の形成、または、感光性ペーストを用いてのエッチングを適用したりして、形成された外部端子電極2のエッジを立ち上がらせ、エッジ角度 θ を大きくすることが考えられる。

【0017】

しかしながら、上記(1)の方法が採用される場合、外部端子電極2を形成するための導電性ペーストとセラミック層3を与えるセラミックとの間での焼成収縮挙動の差がより大きくなる。

【0018】

そのため、焼結後の部品本体4においてクラックが生じたり、外部端子電極2の下にボイド(空洞)が生じたり、部品本体4の強度を低下させたり、めっき液の浸入によってセラミック層3の電気絶縁性が劣化したり部品本体4のQが劣化したりして、高周波特性を劣化させることがある。また、部品本体4にうねりや反りが生じて、コプラナリティが悪化し、この積層型セラミック電子部品1を適宜の実装基板上に実装する際の積層型セラミック電子部品1と実装基板との接続信頼性や部品本体4上にIC等の搭載部品を実装する際の搭載部品と部品本体4との接続信頼性を悪化させる。

【0019】

また、上記(2)の方法が採用される場合には、スクリーン版上に導電性ペーストを供給したとき、局所的または経時的に導電性ペーストの硬化が進み、印刷

性を悪化させることがある。

【0020】

また、焼成工程において、硬化樹脂を円滑に飛ばすことが困難になり、そのため、ボイドやデラミネーションの原因となることがある。

【0021】

さらに、通常の導電性ペーストの場合には、それを乾燥させるため、たとえば100℃の温度を2分間付与すれば足りていたのに対し、硬化樹脂を添加した場合には、この硬化樹脂を硬化させることが必要となり、そのため、乾燥させるため、たとえば150℃の温度を5分間付与するということに、乾燥条件をより厳しくしなければならない。その結果、セラミックグリーンシート上に導電性ペーストを付与する場合には、セラミックグリーンシート内に含有されている可塑剤が乾燥工程において抜けてしまうことがあり、そのため、セラミックグリーンシートが脆くなり、これを取り扱う際、欠けたり破断したり割れたりすることがある。また、セラミックグリーンシートにおいて、乾燥のための収縮が比較的大きく生じ、複数のセラミックグリーンシートを積層した際、積層の位置ずれを引き起こすこともある。

【0022】

また、上記(3)の方法を採用する場合、たとえば、フォトレジストのコート、露光、レジスト剥離、エッチング、水洗等の工程が増える。その結果、コストの上昇を招き、あまり実用的ではない。

【0023】

このように、外部端子電極2のエッジ角度 θ を小さくするのに有効な方法がないのが現状である。

【0024】

さらに、積層型セラミック電子部品1がたとえば多層セラミック基板である場合、その小型化かつ配線の高密度化の要望のため、種々の回路が内蔵され、また機能が複合化されることによって、外部端子電極2の数を増やす必要があり、そのため、各外部端子電極2の面積はより小さくなる傾向がある。このような小さい面積の外部端子電極2を形成しようとする、外部端子電極2のための導電性

ペースト膜の厚みはより薄くなり、その結果、エッジ角度 θ もより小さくなる傾向がある。

【0025】

外部端子電極2のエッジ角度 θ が小さい場合、より具体的には、次のような問題を引き起こす。

【0026】

図10は、図9に示した積層型セラミック電子部品1におけるビアホール導体6に接続された外部端子電極2を図解的に示す断面図である。

【0027】

図10を参照して、微弱電流がビアホール導体6から外部端子電極2へと流れる場合、この微弱電流が高周波になればなるほど、表皮効果がより顕著に現れ、矢印8で示すように、外部端子電極2の表面近傍を流れることになる。そのため、外部端子電極2のエッジ角度 θ が小さいほど、損失が大きくなる。このエッジ角度 θ と損失との関係を求めた結果が表1に示されている。

【0028】

【表1】

エッジ角度 θ (度)	損失
17	1.00
25	0.91
32	0.89
90	0.75
半円状	0.74

【0029】

表1には、外部端子電極2を高周波信号が通過するときの損失が示され、この損失は、エッジ角度 θ が17度の場合を1.00としたときの相対値で表わされている。

【0030】

表1から、損失を小さくするためには、エッジ角度 θ をより大きくすることが

望ましいことがわかる。

【0031】

図11は、図9に示した積層型セラミック電子部品1における2つのビアホール導体6にそれぞれ接続された隣り合う2つの外部端子電極2を図解的に示す断面図である。

【0032】

図11を参照して、たとえば多層セラミック基板を構成する積層型セラミック電子部品1の小型化かつ高密度化または複合化による外部端子電極2の数の増加に伴い、隣り合う外部端子電極2間のギャップ9は、たとえば0.1~0.4mmというように小さくなってきている。このような場合、外部端子電極2のエッジ角度 θ が小さいと、このエッジの先端に電界が集中し、隣り合う外部端子電極2間で電流が流れやすくなり、耐電圧性が低下する。たとえば、通信機の送信系や自動車用部品等の大電流が流れる用途に、積層型セラミック電子部品1が向けられる場合、特に、上述の問題が深刻になる。

【0033】

図12は、図9に示した積層型セラミック電子部品1が実装基板10に実装された状態を図解的に示している。

【0034】

図12において、積層型セラミック電子部品1に備える部品本体4は省略的に図示され、また、実装基板10も省略的に図示されている。部品本体4上には搭載部品11が実装され、また、搭載部品11を覆うように、金属カバー12が部品本体4上に装着されている。

【0035】

積層型セラミック電子部品1が高周波用途に向けられる場合、これが実装されたとき、グラウンドを強化することが電気的特性の向上にとって重要である。そのため、積層型セラミック電子部品1にあっては、部品本体4における実装基板10の近傍にグラウンド導体（図示せず。）を配置し、他方、実装基板10にあっては、部品本体4側のグラウンド導体と同電位にすべく、その表面近傍にグラウンド導体13が配置される。

【0036】

図12に示した実装構造において、外部端子電極2は、マイクロストリップラインとして機能する。このマイクロストリップラインの損失は、マイクロストリップラインのエッジ部分すなわち外部端子電極2の図12において破線の円によって囲まれたエッジ部分におけるエッジ角度 θ の影響を受け、エッジ角度 θ が小さいほど、損失がより大きくなる。

【0037】

再び図9を参照して、外部端子電極2のエッジ角度 θ が小さく、そのため、このエッジ部分が薄くなると、このエッジ部分での電極カバレッジが低下する。そのため、たとえば、ガラス成分を含む低温焼結セラミック材料がセラミック層3を構成するために用いられると、このエッジ部分にガラス成分が浮き出て、めっき付与性を悪くする。そのため、外部端子電極2上に錫などのめっき膜を適正に析出させることが困難になり、その結果、半田付け性が低下し、実装基板との接続信頼性を低下させてしまう。また、外部端子電極2において、その導電成分として、酸化されやすい銅が用いられると、上述のようにめっき付与性が悪いと、銅が剥き出しになり、酸化されやすく、このことも、接続信頼性の低下につながる。

【0038】

以上のように、外部端子電極2のエッジ角度 θ が小さいと、種々の問題を引き起こす。しかしながら、一方では、外部端子電極2のエッジ角度 θ を、実用的な方法によって大きくすることは容易ではない。

【0039】

そこで、この発明の目的は、上述のような問題を解決し得る、積層型セラミック電子部品およびその製造方法を提供しようとするものである。

【0040】

【課題を解決するための手段】

この発明は、外部端子電極のエッジ角度が小さいことによって引き起こされる問題を、このエッジ角度をより大きくすることによらずに、他の手段によって解決しようとするものである。

【0041】

この発明は、まず、適宜の実装基板上に実装される積層型セラミック電子部品部品に向けられる。この積層型セラミック電子部品は、積層された複数のセラミック層をもって構成される、部品本体と、部品本体の内部に設けられる、内部回路要素と、セラミック層の延びる方向に延びる部品本体の一方主面上に設けられ、実装基板に電氣的に接続されるように用いられる、外部端子電極とを備えている。

【0042】

上述の外部端子電極は、導電性ペーストを焼き付けることによって得られたものであるが、前述した技術的課題を解決するため、その周縁部の少なくとも一部において、部品本体の内部に埋まるように延びる埋設部を形成していることを特徴としている。

【0043】

上述の埋設部は、外部端子電極の周縁部に1つの折り曲げ部分が与えられることによって形成されても、2つの連なる折り曲げ部分が与えられることによって形成されてもよい。

【0044】

埋設部は、部品本体の内部に向かって30 μ m以上の長さで延びていることが好ましい。

【0045】

外部端子電極は、好ましくは、内部回路要素と電氣的に接続されている。

【0046】

また、外部端子電極の周縁部は、その平面形状において、円弧状に延びる部分を有していることが好ましい。

【0047】

この発明は、上述のような特徴的構成を備える積層型セラミック電子部品の製造方法にも向けられる。

【0048】

この発明に係る積層型セラミック電子部品の製造方法は、第1の実施態様では

、次のような構成を備えることを特徴としている。

【0049】

すなわち、この発明に係る積層型セラミック電子部品の製造方法は、まず、積層された複数のセラミックグリーンシートをもって構成され、かつ内部に内部回路要素が設けられた、生の積層体本体を作製する工程と、セラミックグリーンシートの延びる方向に延びる生の積層体本体の一方主面上に、実装基板に電氣的に接続されるための外部端子電極を形成する工程とを備えている。

【0050】

上述の生の積層体本体を作製する工程は、生の積層体本体の一方主面側であって外部端子電極を形成すべき領域が凸部となるように、生の積層体本体を成形する工程を備えている。

【0051】

また、外部端子電極を形成する工程は、キャリアフィルムによって裏打ちされ、かつ前述の凸部に対応する領域においてキャリアフィルムを部分的に露出させる穴が設けられた外層用セラミックグリーンシートを用意する工程と、穴内に露出するキャリアフィルム上から外層用セラミックグリーンシートの穴を規定する周縁部にまで延びるように、外部端子電極となる導電性ペースト膜を形成する工程と、穴と凸部とが位置合わせされた状態で、キャリアフィルムによって裏打ちされた外層用セラミックグリーンシートと生の積層体本体とを積み重ねることによって、生の部品本体を得る工程と、キャリアフィルムを外層用セラミックグリーンシートから剥離する工程と、生の部品本体を積層方向にプレスする工程とを備えている。

【0052】

そして、さらに、生の部品本体を焼成する工程が実施される。

【0053】

このような第1の実施態様において、外層用セラミックグリーンシートを用意する工程は、キャリアフィルムによって裏打ちされた外層用セラミックグリーンシートを、凸部に対応する領域においてキャリアフィルムから除去し、それによって、穴を外層用セラミックグリーンシートに設ける工程を備えることが好まし

い。

【0054】

また、第1の実施態様において、導電性ペースト膜は、外層用セラミックグリーンシートの穴を規定する周縁部において $30\mu\text{m}$ 以上の幅をもって延びるように形成されることが好ましい。

【0055】

また、外層用セラミックグリーンシート上には、穴を規定する周縁部を除いて、導電性ペースト膜が形成されないことが好ましい。

【0056】

また、生の積層体本体を成形する工程では、凸部に対応する凹部を有する金型を用いて、生の積層体本体を積層方向にプレスする工程が実施されることが好ましい。

【0057】

この発明に係る積層型セラミック電子部品の製造方法は、第2の実施態様では、次のような構成を備えることを特徴としている。

【0058】

すなわち、まず、積層された複数のセラミックグリーンシートをもって構成され、かつ内部に内部回路要素が設けられ、さらにセラミックグリーンシートの延びる方向に延びる一方主面上に、実装基板に電氣的に接続されるための外部端子電極となる導電性ペースト膜が形成された、生の積層体本体が作製される。

【0059】

次に、生の積層体本体の一方主面側であって導電性ペースト膜が形成された領域に凸部が形成されかつ外部端子電極を形成すべきでない領域に凹部が形成されるとともに、凸部と凹部との境界部分にも導電性ペーストが位置するように、生の積層体本体が成形される。

【0060】

他方、上述の凸部に対応する領域において穴が設けられた外層用セラミックグリーンシートが用意される。

【0061】

そして、穴と凸部とが位置合わせされた状態で、外層用セラミックグリーンシートと前述した生の積層体本体とを積み重ねることによって、生の部品本体が得られる。

【0062】

次に、生の部品本体が積層方向にプレスされる。

【0063】

そして、この生の部品本体を焼成する工程を経て、目的とする積層型セラミック電子部品が得られる。

【0064】

このような第2の実施態様において、導電性ペースト膜は、外部端子電極を形成すべき領域より30 μ m以上の幅で広い領域に形成されることが好ましい。

【0065】

また、生の積層体本体の一方主面上であって外部端子電極を形成すべきでない領域には、凸部と凹部との境界部分を除いて、導電性ペースト膜が形成されないことが好ましい。

【0066】

また、生の積層体本体を成形する工程では、生の積層体本体に形成されるべき凸部に対応する凹部および生の積層体本体に形成されるべき凹部に対応する凸部を有する金型を用いて、生の積層体本体を積層方向にプレスする工程が実施されることが好ましい。

【0067】

【発明の実施の形態】

図1は、この発明の第1の実施形態を説明するためのもので、図1(4)には、積層型セラミック電子部品21が断面図で示され、図1(1)ないし(3)は、この積層型セラミック電子部品21を製造するために実施される工程が順次断面図で示されている。

【0068】

図1(4)を参照して、積層型セラミック電子部品21は、積層された複数のセラミック層22をもって構成される、部品本体23と、部品本体23の内部に

設けられる、内部回路要素としてのいくつかの内部導体膜 2 4 およびいくつかのビアホール導体 2 5 とを備えている。これら内部導体膜 2 4 およびビアホール導体 2 5 は、互いに電氣的に接続され、この積層型セラミック電子部品 2 1 において必要とする配線を与えたり、コンデンサおよび／またはインダクタのような受動素子を構成したりしている。

【 0 0 6 9 】

セラミック層 2 2 の延びる方向に延びる部品本体 2 3 の一方主面 2 6 上には、いくつかの外部端子電極 2 7 が設けられている。外部端子電極は、特定のビアホール導体 2 5 と電氣的に接続される。これら外部端子電極 2 7 は、この積層型セラミック電子部品 2 1 を適宜の実装基板（図示せず。）上に実装する際、実装基板に電氣的に接続されるように用いられるものである。

【 0 0 7 0 】

部品本体 2 3 の他方主面 2 8 上には、いくつかの外部導体膜 2 9 が設けられている。外部導体膜 2 9 は、特定のビアホール導体 2 5 と電氣的に接続されている。外部導体膜 2 9 は、この積層型セラミック電子部品 2 1 において必要とする配線を与えたり、破線で示すように、部品本体 2 3 上に搭載される IC または他のチップ部品等の搭載部品 3 0 を電氣的に接続するための導電ランドとして用いられる。

【 0 0 7 1 】

また、上述の搭載部品 3 0 を覆うように、破線で示すように、金属カバー 3 1 が、必要に応じて、部品本体 2 3 に装着される。

【 0 0 7 2 】

この積層型セラミック電子部品 2 1 において、外部端子電極 2 7 は、導電性ペーストを焼き付けることによって得られたものであるが、その周縁部の少なくとも一部において、部品本体 2 3 の内部に埋まるように延びる埋設部 3 2 を形成していることを特徴としている。

【 0 0 7 3 】

このような積層型セラミック電子部品 2 1 を製造するため、次のような工程が実施される。

【0074】

まず、図1(1)に示すように、複数のセラミックグリーンシート41が用意される。セラミックグリーンシート41は、たとえば低温焼結セラミック材料のようなセラミック原料粉末に、バインダ、可塑剤、分散剤および溶剤を混合して得られたスラリーをシート状に成形することによって得られるもので、たとえば10~200 μ m程度の厚みを有している。スラリーをシート状に成形するため、たとえばポリエチレンテレフタレート等の樹脂からなる厚み50~100 μ m程度のキャリアフィルムが用いられ、このキャリアフィルム上で、スラリーに対して、ドクターブレード、ダイコーターまたはリバースロールコーター等を適用することが行なわれる。

【0075】

次に、特定のセラミックグリーンシート41に、ビアホール導体25のための貫通孔が、たとえば直径50~200 μ m程度の大きさをもって設けられ、各貫通孔に、たとえば銀または銅を導電成分として含む導電性ペーストが充填され、ビアホール導体25となるべき導電性ペースト体42が形成される。

【0076】

また、上述の導電性ペーストと同様の導電性ペーストを用いて、これをたとえばスクリーン印刷することによって、セラミックグリーンシート41の特定のものに、内部導体膜24となる導電性ペースト膜43が形成され、また、最も上に積層されるセラミックグリーンシート41上には、外部導体膜29となる導電性ペースト膜44が形成される。

【0077】

次に、図1(2)の上部に示すように、複数のセラミックグリーンシート41が積層され、それによって生の積層体本体45が作製される。

【0078】

この生の積層体本体45に対しては、上述の積層の後、セラミックグリーンシート41の延びる方向に延びる一方主面46側であって図1(4)に示した外部端子電極27を形成すべき領域が凸部47となるように成形するための工程が実施される。この成形にあたっては、たとえば、上述の凸部47に対応する凹部を

有する金型（図示せず。）を用いて、生の積層体本体45を積層方向にプレスすることが行なわれる。このプレスには、たとえば、 $100\sim1500\text{ kg/cm}^2$ の圧力および常温から 150°C 程度までの温度が付与される。

【0079】

なお、凸部47を与えるための立ち上がり面は、図1（2）に示すように、斜面を形成していることが好ましい。

【0080】

他方、図1（2）の下部に示すように、セラミックグリーンシート41と同様の組成を有する外層用セラミックグリーンシート48が用意される。外層用セラミックグリーンシート48は、その成形時に用いたキャリアフィルム49によって裏打ちされた状態のまま、以下のように処理される。

【0081】

まず、たとえばレーザを用いて、キャリアフィルム49を貫通させないように外層用セラミックグリーンシート48に連続的な穴を設け、この連続的な穴によって囲まれた部分をキャリアフィルム49から剥ぎ取ることによって、前述した凸部47に対応する領域において外層用セラミックグリーンシート48がキャリアフィルム49から除去される。これによって、キャリアフィルム49を部分的に露出させる穴50が外層用セラミックグリーンシート48に設けられる。

【0082】

なお、穴50が設けられた外層用セラミックグリーンシート48を得るため、キャリアフィルム49上で、たとえばスクリーン印刷を適用するなどして、当初から穴50を形成した状態で外層用セラミックグリーンシート48を形成するようにしてもよい。

【0083】

次に、穴50内に露出するキャリアフィルム49上から外層用セラミックグリーンシート48の穴50を規定する周縁部にまで延びるように、前述した導電性ペーストと同様の導電性ペーストをたとえばスクリーン印刷することによって、外部端子電極27となる導電性ペースト膜51が形成される。

【0084】

この導電性ペースト膜51においても、その周縁部において先細り部分が形成される。したがって、導電性ペースト膜51は、外層用セラミックグリーンシート48の穴50を規定する周縁部において30 μ m以上の幅をもって延びるように形成されることが好ましい。これは、前述したように、エッジ角度を規定する先細り部分の寸法A（図9参照）が平均的には約30 μ m程度であるので、このような先細り部分が穴50内に位置されないようにするためである。

【0085】

外層用セラミックグリーンシート48上には、図1（2）に示すように、穴50を規定する周縁部を除いて、導電性ペースト膜が形成されないようにすることが、電氣的信頼性を高める上で好ましいが、必要に応じて、内部導体膜24と同様の機能を果たす内部導体膜を与えるための導電性ペースト膜が形成されてもよい。

【0086】

次に、図1（2）に示した位置関係をもって、すなわち、穴50と凸部47とが位置合わせされた状態で、キャリアフィルム49によって裏打ちされた外層用セラミックグリーンシート48と生の積層体本体45とが積み重ねられ、それによって、図1（3）に示すように、生の部品本体52が得られる。

【0087】

なお、図1（3）に示した生の部品本体52は、上述した外層用セラミックグリーンシート48と生の積層体本体45との積み重ねの後、キャリアフィルム49を外層用セラミックグリーンシート48から剥離し、さらに、これを積層方向にプレスした後の段階にある。上述のプレスにあたっては、たとえば、100～1500 kg/cm²の圧力および常温から150℃程度まで温度が付与される。

【0088】

上述したプレス工程において生じる挙動について、図2を参照して説明する。図2は、生の部品本体52における外部端子電極27となる導電性ペースト膜51が形成された部分を拡大して示す断面図である。

【0089】

生の積層体本体45は、外層用セラミックグリーンシート48と積み重ねられる前の段階で、凸部47を形成するためのプレスが既に施されているので、外層用セラミックグリーンシート48と比較して、その密度が20～40%程度高く、それゆえ固い。

【0090】

他方、外部端子電極27となる導電性ペースト膜51は、金属粉末を含有しているが、この金属粉末の粒径はサブミクロンないし数 μm と小さく、また、樹脂成分を体積で数10%含有しているので、熱プレスによって流動し得る。

【0091】

したがって、前述したように、生の積層体本体45と外層用セラミックグリーンシート48とを積み重ねた後、熱プレスすれば、生の積層体本体45については、それが固く、それゆえ、あまり変形しないが、外層用セラミックグリーンシート48および導電性ペースト膜51については、生の積層体本体45の凸部47が形成された主面46の形状になぞるように比較的容易に変形する。その結果、導電性ペースト膜51は、その周縁部において折り曲げ部分53を形成し、生の部品本体52の内部に埋まるように延びる埋設部54を形成する。この埋設部54は、図1(4)を参照して前述した外部端子電極27の周縁部において形成された埋設部32に対応している。

【0092】

他方、生の積層体本体45と外層用セラミックグリーンシート48との積み重ねの後に実施されるプレス工程において、平板状の金型を用いることにより、導電性ペースト膜51が露出する生の部品本体52の一方主面55を平坦な状態とすることができる。

【0093】

上述したような外層用セラミックグリーンシート48および導電性ペースト膜51の変形は、生の積層体本体45に形成された凸部47が、前述したように、斜面からなる立ち上がり面を有している方が、より円滑に生じ得る。

【0094】

図3は、図2に対応する図であって、導電性ペースト膜51の形成態様の変形

例を示している。

【0095】

図3に示した導電性ペースト膜51は、折り曲げ部分53に加えて、もう1つの折り曲げ部分56を有していて、これら2つの連なる折り曲げ部分53および56が与えられることによって、埋設部54が形成されている。図3に示すような導電性ペースト膜51の形成態様は、図1(2)に示した導電性ペースト膜51の形成工程において、その形成領域をより広くし、生の積層体本体45の凸部47が形成された領域を越えて延びるように導電性ペースト膜51が形成された場合にもたらされる。

【0096】

再び図1を参照して、次に、図1(3)に示した生の部品本体52が焼成され、それによって、図1(4)に示すような焼結後の部品本体23が得られる。このとき、生の部品本体52に備えるセラミックグリーンシート41および外層用セラミックグリーンシート48は焼結されて、部品本体23におけるセラミック層22を構成する。また、生の部品本体52に備える導電性ペースト体42ならびに導電性ペースト膜43、44および51は、各々の形状を実質的に維持しながら焼き付けられて、それぞれ、部品本体23に備えるビアホール導体25、内部導体膜24、外部導電体膜29および外部端子電極27を構成する。また、導電性ペースト膜52に形成された埋設部54は、外部端子電極27に形成された埋設部32となる。

【0097】

次に、部品本体23の外表面上に現れる外部端子電極27および外部導体膜29に対して、必要に応じて、電気めっきまたは無電解めっきが施されることによって、ニッケルめっき膜が形成され、さらにその上に、金または錫めっき膜が形成される。

【0098】

次に、外部導体膜29の特定のものに電氣的に接続されるように、破線で示すような搭載部品30が実装される。この搭載部品30の実装にあたっては、たとえば、半田リフロー法やワイヤボンディング法やバンプ接続法などが適用される

【0099】

さらに、必要に応じて、上述の搭載部品30を覆うように、破線で示した金属カバー31が部品本体23に装着される。

【0100】

図4は、この発明の第2の実施形態を説明するためのもので、前述の図1（2）に対応する工程が示されている。図4において、図1に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

【0101】

この第2の実施形態においても、前述した第1の実施形態の場合と同様、積層された複数のセラミックグリーンシート41をもって構成され、内部にビアホール導体25となる導電性ペースト体42および内部導体膜24となる導電性ペースト膜43が設けられた、生の積層体本体45が作製される。この生の積層体45には、また、外部導体膜29となる導電性ペースト膜44が形成されるとともに、外部端子電極27となる導電性ペースト膜51が形成されている。

【0102】

導電性ペースト膜51は、積層前のセラミックグリーンシート41の段階で形成されても、生の積層体本体45を得た後で形成されてもよい。

【0103】

次に、上述の生の積層体本体45に対して、図4に示すような形態を与えるための成形工程が実施される。

【0104】

すなわち、生の積層体本体45の一方主面46側であって導電性ペースト膜51が形成された領域に凸部57が形成されかつ外部端子電極27（図1（4）参照）を形成すべきでない領域に凹部58が形成されるとともに、凸部57と凹部58との境界部分にも導電性ペースト膜51が位置するように、生の積層体本体45が成形される。

【0105】

この成形にあたっては、凸部57に対応する凹部および凹部58に対応する凸

部を有する金型（図示せず。）を用いて、生の積層体本体45を積層方向にプレスする工程が実施される。このプレス工程では、たとえば、 $100 \sim 1500 \text{ kg/cm}^2$ の圧力および常温から 150°C 程度までの温度が付与される。

【0106】

外部端子電極27となる導電性ペースト膜51は、外部端子電極27を形成すべき領域より $30 \mu\text{m}$ 以上の幅で広い領域に形成されることが好ましい。

【0107】

また、生の積層体本体45の一方主面46上であって外部端子電極27を形成すべきでない領域、すなわち凹部58が形成された領域には、凸部57と凹部58との境界部分を除いて、導電性ペースト膜が形成されないことが好ましい。これによって、電気絶縁性に関して高い信頼性を与えることができる。しかしながら、必要に応じて、凹部58が形成された領域にも導電性ペースト膜が形成されてもよい。

【0108】

他方、図4の下部に示すように、凸部57に対応する領域において穴50が設けられた外層用セラミックグリーンシート48が用意される。この外層用セラミックグリーンシート48は、前述したキャリアフィルム49によって裏打ちされている必要はない。また、外層用セラミックグリーンシート48に穴50を形成するため、たとえば、パンチングによる打ち抜きを適用することもできる。

【0109】

次に、穴50と凸部57とが位置合わせされた、図4に示すような位置関係をもって、外層用セラミックグリーンシート48と生の積層体本体45とが積み重ねられ、次いで積層方向にプレスされることによって、図1（3）に示したような生の部品本体52が得られる。

【0110】

以後、第1の実施形態の場合と同様の工程を実施すれば、図1（4）に示すような積層型セラミック電子部品21を得ることができる。

【0111】

以上のように、第1または第2の実施形態によって得られた積層型セラミック

電子部品 21 によれば、次のような効果が奏される。

【0112】

図 5 は、前述した図 10 に対応する図であって、積層型セラミック電子部品 21 におけるビアホール導体 25 に接続された外部端子電極 27 を図解的に示す断面図である。

【0113】

図 5 に示すように、微弱電流がビアホール導体 25 から外部端子電極 27 へと流れる場合、この微弱電流が高周波になればなるほど、表皮効果がより顕著に現れ、外部端子電極 27 の表面近傍を流れることになるが、この実施形態では、外部端子電極 27 の周縁部が折れ曲がっているため、電流は、矢印 59 で示すように流れ、外部端子電極 27 のエッジ部分の影響を受けにくい。そのため、エッジ角度 θ が擬似的に 180 度になったかのように電流が挙動し、損失を小さくすることができる。

【0114】

また、図 11 を参照して前述したような問題も解決することができる。すなわち、図 11 に示した外部端子電極 27 のように、隣り合う 2 つの外部端子電極 27 が互いに近接して配置されても、外部端子電極 27 のエッジ部分は電気絶縁性の高いセラミックの内部に埋設されるため、耐電圧性を高めることができる。

【0115】

また、図 12 を参照して前述したような問題も解決することができる。図 6 は、積層型セラミック電子部品 21 が実装基板 60 上に実装された場合の外部端子電極 27 と実装基板 60 側のグラウンド導体 61 との位置関係を図解的に示す断面図である。

【0116】

図 6 を参照して、積層型セラミック電子部品 21 に設けられる外部端子電極 27 は、その周縁部に埋設部 32 を形成しているため、グラウンド導体 61 により近い部分、すなわち外部端子電極 27 の露出した部分 B においてしか電流が流れない。したがって、外部端子電極 27 のエッジ角度 θ の影響を受けなくなり、エッジ角度 θ が小さくなることによる損失の増大を防止することができる。

【0117】

また、外部端子電極 27 上にめっきが施される場合、図 6 を参照して説明すれば、外部端子電極 27 の露出した部分 B においてのみめっきを施せばよいことになる。このように露出した部分 B は、外部端子電極 27 の肉薄のエッジ部分ではないので、良好なカバレッジを有し、そのため、良好なめっき付与性を与えることができる。

【0118】

以上説明した実施形態において、外部端子電極 27 は、通常、矩形の平面形状を有している。これは実装基板との間での電氣的接続のための面積をできるだけ広くしたいという要望を満たすためである。このように矩形の外部端子電極 27 の場合、その 4 辺において埋設部 32 を形成していることが好ましい。

【0119】

なお、高周波特性上の観点からは、外部端子電極 27 の周縁部は、その平面形状において、円弧状に延びる部分を有していることが好ましく、たとえば円形または楕円形であることがより好ましい。この場合であっても、外部端子電極 27 は、その全周にわたって埋設部 32 を形成していることが好ましい。

【0120】

この発明において、外部端子電極は、部品本体の一方主面の特定の辺に沿う位置に設けられることもある。このような実施形態について、以下に、図 7 および図 8 を参照して説明する。

【0121】

図 7 および図 8 は、それぞれ、この発明の第 3 および第 4 の実施形態を説明するためのもので、ともに、部品本体 23 の一部を一方主面 26 側から示している。

【0122】

図 7 に示した第 3 の実施形態では、外部端子電極 27 は、部品本体 23 の主面 26 上に位置する部分 62 と側面 63 上に位置する部分 64 とを有し、これらが連続して形成されている。

【0123】

図8に示した第4の実施形態では、部品本体23の側面に切欠き65が設けられている。外部端子電極27は、主面26上に位置する部分66と切欠き65の内面上に位置する部分67とを有し、これらが連続して形成されている。

【0124】

これら第3および第4の実施形態では、外部端子電極27は、主面26上に位置する部分62および66においてのみ、その周縁部に埋設部（図示せず。）を形成している。これら外部端子電極27は、側面63上に位置する部分64および切欠き65の内面上に位置する部分67を連続して形成しているので、これらの部分ではエッジ部分での損失という問題には遭遇しない。

【0125】

なお、外部端子電極27の主面上に位置する部分62および66は、それぞれ、図7および図8において破線で示すように、その周縁部が、平面形状において、円弧状に延びる部分を有していてもよい。

【0126】

【発明の効果】

以上のように、この発明に係る積層型セラミック電子部品によれば、外部端子電極が導電性ペーストを焼き付けることによって形成され、そのため、その周縁部にエッジ角度の小さい先細り部分が形成されても、外部端子電極は、その周縁部の少なくとも一部において、部品本体の内部に埋まるように延びる埋設部を形成しているので、先細り部分の影響をなくすことができ、したがって、高周波の下で使用されても、先細り部分による損失を小さくすることができ、高周波特性を向上させることができる。

【0127】

また、2つの外部端子電極が互いに近接して配置されても、先細り状の周縁部が電気絶縁性の部品本体の内部に埋設されるので、耐電圧性に対する信頼性を向上させることができる。

【0128】

また、外部端子電極にめっきを施す場合、外部端子電極の部品本体から露出した部分では、十分な肉厚を得ることができ、カバレッジを良好なものとするこ

ができるので、良好なめっき付与性を与えることができる。

【0129】

この発明に係る積層型セラミック電子部品において、外部端子電極の埋設部が、部品本体の内部に向かって $30\mu\text{m}$ 以上の長さで延びるようにされると、周縁部における先細り部分を確実に部品本体の内部に位置させることができ、上述したような効果をより確実に発揮させることができる。

【0130】

この発明に係る積層型セラミック電子部品の製造方法の第1の実施態様によれば、生の積層体本体の一方主面側であって外部端子電極を形成すべき領域が凸部となるように、生の積層体本体を成形した上で、外部端子電極を形成するにあたって、キャリアフィルムによって裏打ちされ、かつ上述した凸部に対応する領域においてキャリアフィルムを部分的に露出させる穴が設けられた外層用セラミックグリーンシートを用意し、穴内に露出するキャリアフィルム上から外層用セラミックグリーンシートの穴を規定する周縁部にまで延びるように、外部端子電極となる導電性ペースト膜を形成し、穴と凸部とが位置合わせされた状態で、キャリアフィルムによって裏打ちされた外層用セラミックグリーンシートと生の積層体本体とを積み重ねることによって、生の部品本体を得、キャリアフィルムを外層用セラミックグリーンシートから剥離し、次いで、生の部品本体を積層方向にプレスするようにしているので、前述したような埋設部を形成する外部端子電極を容易に形成することができる。

【0131】

また、この発明に係る積層型セラミック電子部品の製造方法の第2の実施態様によれば、その一方主面上に、外部端子電極となる導電性ペースト膜を形成した、生の積層体本体を作製し、この生の積層体本体の一方主面側であって導電性ペースト膜が形成された領域に凸部が形成されかつ外部端子電極を形成すべきでない領域に凹部が形成されるとともに、凸部と凹部との境界部分にも導電性ペースト膜が位置するように、生の積層体本体を成形し、凸部に対応する領域において穴が設けられた外層用セラミックグリーンシートを用意し、穴と凸部とが位置合わせされた状態で、外層用セラミックグリーンシートと生の積層体とを積み重ね

ることによって、生の部品本体を得、次いで、生の部品本体を積層方向にプレスするようにしているので、前述したような埋設部を備える外部端子電極を容易に形成することができる。

【図面の簡単な説明】

【図 1】

この発明の第 1 の実施形態を説明するためのもので、(4) に示した積層型セラミック電子部品 21 を製造するために実施される工程を順次断面図で示している。

【図 2】

図 1 (3) に示した生の部品本体 52 の一部を拡大して示す断面図であり、特に外部端子電極 27 のための導電性ペースト膜 51 が形成された部分を示している。

【図 3】

図 2 に対応する図であって、導電性ペースト膜 51 の形成態様の変形例を示している。

【図 4】

この発明の第 2 の実施形態を説明するためのもので、図 1 (2) に示した工程に対応する工程を示す断面図である。

【図 5】

この発明による効果を説明するためのもので、図 1 (4) に示した積層型セラミック電子部品 21 におけるビアホール導体 25 に接続された外部端子電極 27 を図解的に示す断面図である。

【図 6】

この発明による他の効果を説明するためのもので、実装基板 60 上に積層型セラミック電子部品 21 が実装された状態における外部端子電極 27 とグラウンド導体 61 との位置関係を図解的に示す断面図である。

【図 7】

この発明の第 3 の実施形態を説明するためのもので、部品本体 23 の一部を主面 26 側から示す図である。

【図 8】

この発明の第 4 の実施形態を説明するためのもので、部品本体 23 の一部を主面 26 側から示す図である。

【図 9】

この発明にとって興味ある従来の積層型セラミック電子部品 1 の一部であって、特に外部端子電極 2 が形成された部分を示す断面図である。

【図 10】

図 9 に示した積層型セラミック電子部品 1 において遭遇する問題を説明するためのもので、ビアホール導体 6 に接続された外部端子電極 2 を図解的に示す断面図である。

【図 11】

図 9 に示した積層型セラミック電子部品 1 において遭遇する他の問題を説明するためのもので、2 つのビアホール導体 6 にそれぞれ接続された、隣り合う 2 つの外部端子電極 2 を図解的に示す断面図である。

【図 12】

図 9 に示した積層型セラミック電子部品 1 において遭遇する問題を説明するためのもので、この積層型セラミック電子部品 1 が実装基板 10 上に実装された状態を図解的に示す断面図である。

【符号の説明】

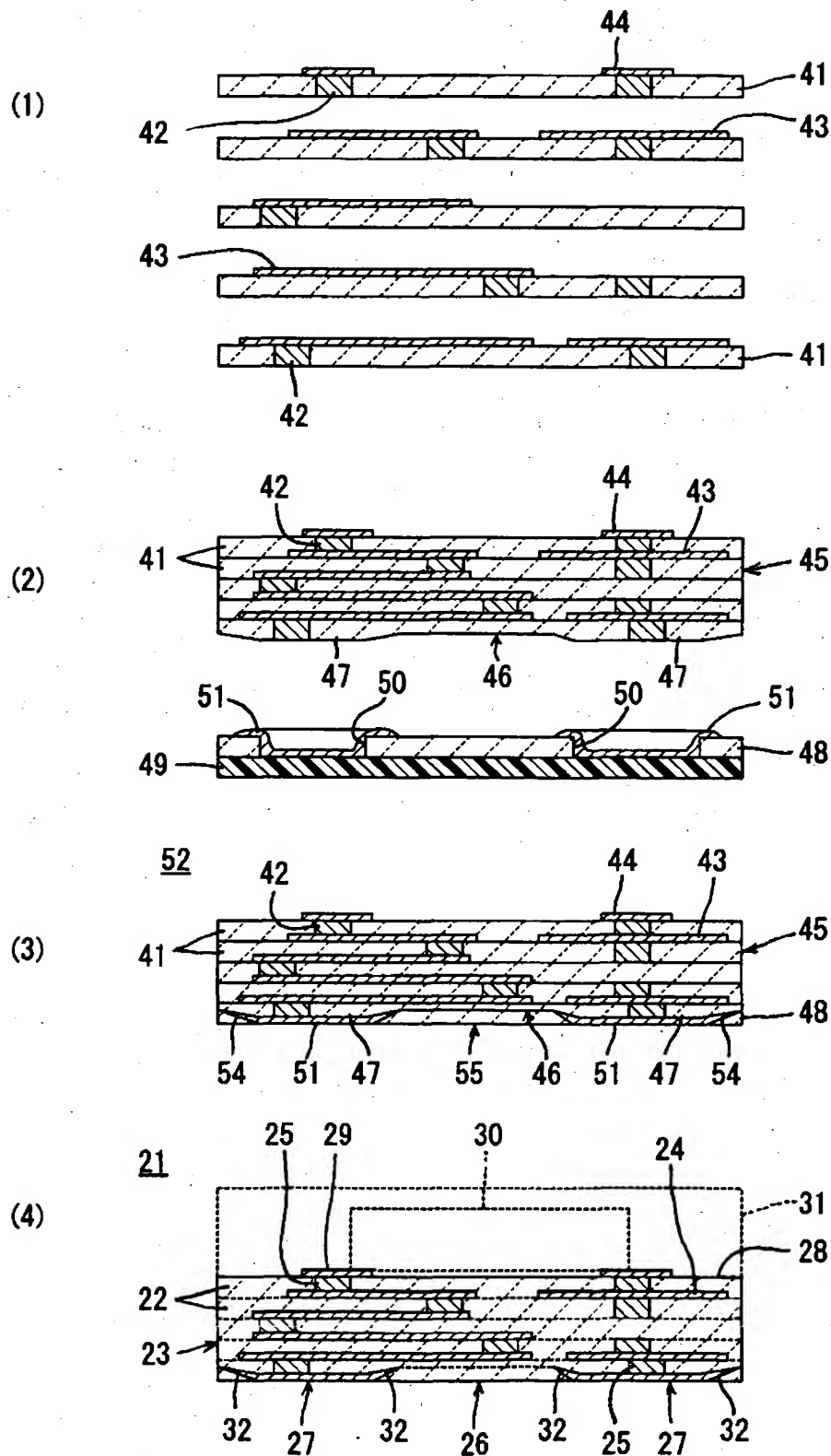
- 21 積層型セラミック電子部品
- 22 セラミック層
- 23 部品本体
- 24 内部導体膜
- 25 ビアホール導体
- 26, 28, 46, 55 主面
- 27 外部端子電極
- 32, 54 埋設部
- 41 セラミックグリーンシート
- 45 生の積層体本体

- 47, 57 凸部
- 48 外層用セラミックグリーンシート
- 49 キャリアフィルム
- 50 穴
- 51 導電性ペースト膜
- 52 生の部品本体
- 58 凹部
- 60 実装基板

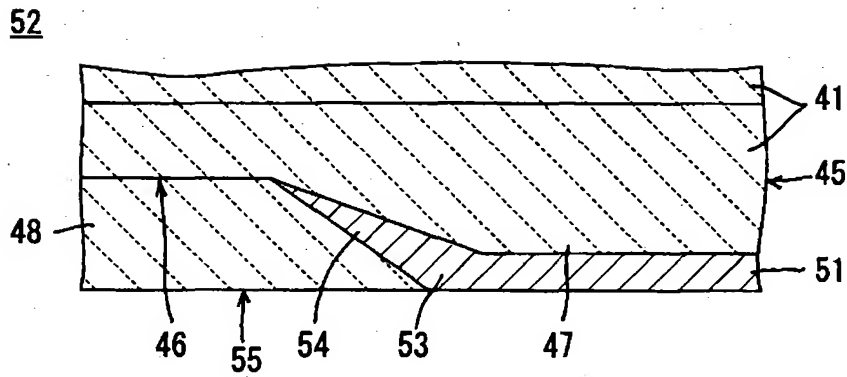
【書類名】

図面

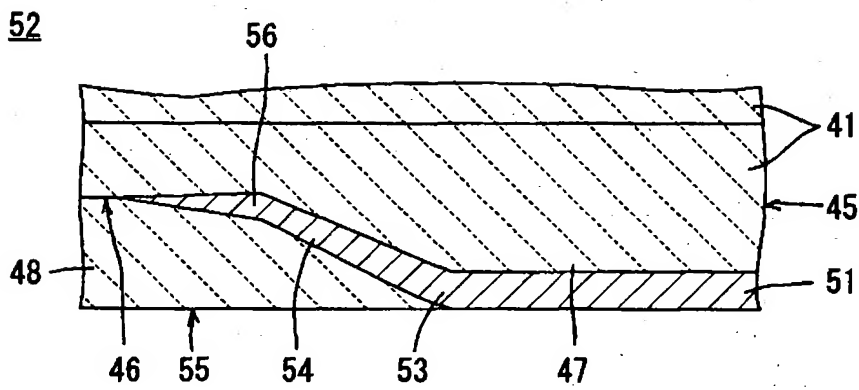
【図1】



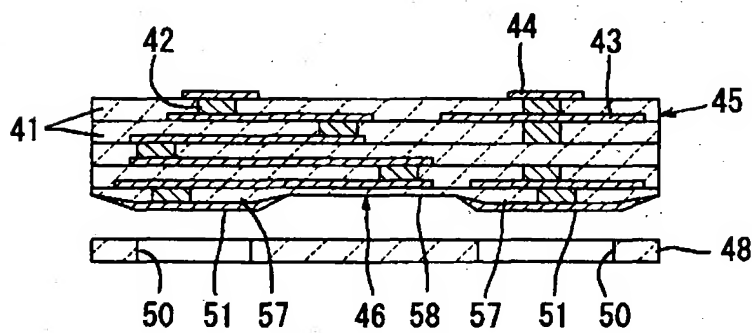
【図 2】



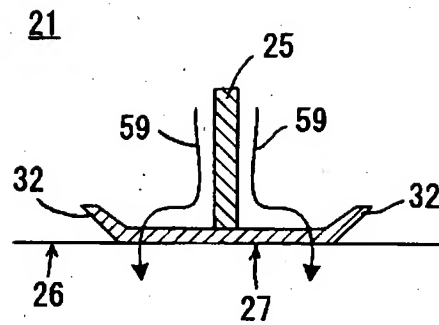
【図 3】



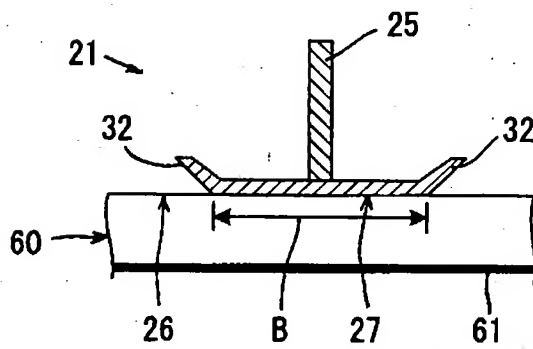
【図 4】



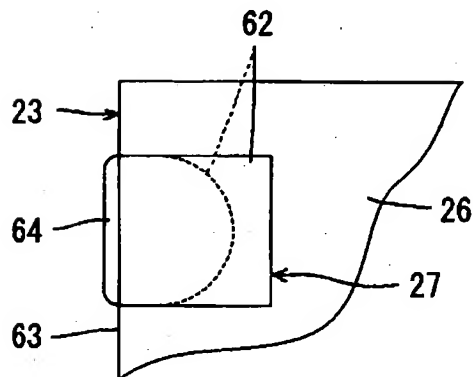
【図 5】



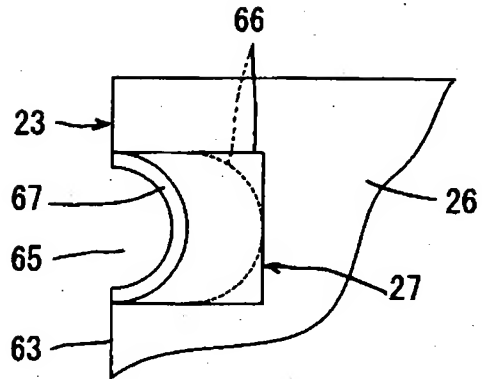
【図 6】



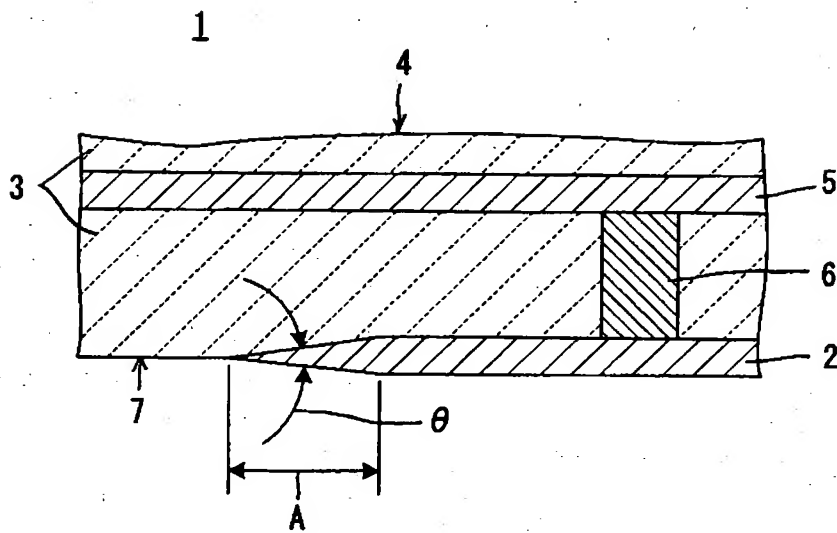
【図 7】



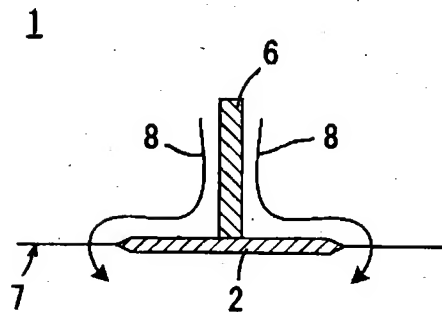
【図 8】



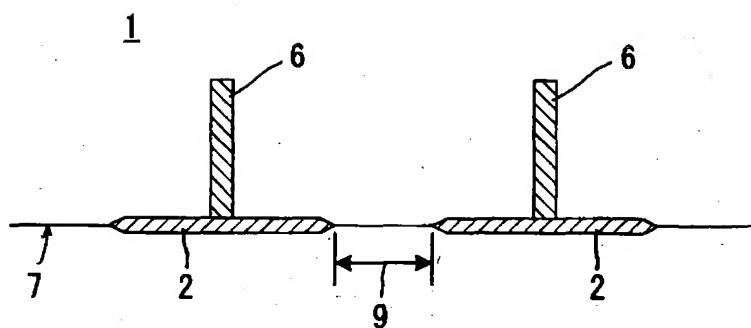
【図 9】



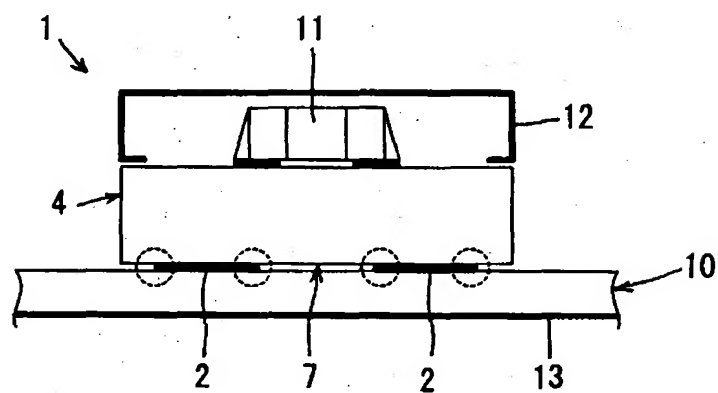
【図 10】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 積層型セラミック電子部品において、導電性ペーストを焼き付けることによって形成される外部端子電極のエッジ角度が小さいと、高周波帯で使用されるときに損失が大きくなる。

【解決手段】 外部端子電極 27 が、その周縁部において、セラミック層 22 をもって構成される部品本体 23 の内部に埋まるように延びる埋設部 32 を形成するようにして、エッジ角度が小さいことによる影響を及ぼさないようにする。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号
氏 名 株式会社村田製作所